

## 1.3.F Einführung und Zahlensysteme/Rechnen mit Dualzahlen – Ergänzungen und Bilder

### 1.3.F.1 1-Bit-Addierer (Halbaddierer)

Tabelle 1 zeigt die Wahrheitstabelle eines Addierers für ein Bit. Das Ergebnis besteht aus den Stellen E (Ergebnis) und Co (Übertrag, *carry output*). Aus Gründen, die noch folgen, nennt man diesen Addierer einen *Halbaddierer*. Abbildung 1 zeigt eine möglich Realisierung.

A	B	Co	E	
0	0	0	0	$0 + 0 = 00$
0	1	0	1	$0 + 1 = 01$
1	0	0	1	$1 + 0 = 00$
1	1	1	0	$1 + 1 = 10_{(2)}$

Tabelle 1: Wahrheitstabelle des Halbaddierers

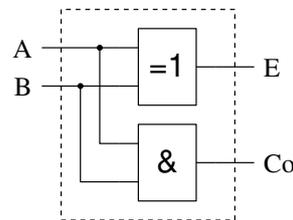


Abbildung 1: Mögliche Realisierung des Halbaddierers

### 1.3.F.2 4-Bit-Addierer, erste Version

Mehrstellige Zahlen kann man Bit für Bit addieren, hier am Beispiel zweier 4-Bit-Zahlen :

$$\begin{array}{r}
 1\ 0\ 1\ 0\ \text{Zahl A} \\
 +\ 0\ 1\ 0\ 1\ \text{Zahl B} \\
 \hline
 1\ 1\ 1\ 1\ \text{Ergebnis E} \\
 \hline
 \hline
 \end{array}$$

Abbildung 2 zeigt den Entwurf eines 4-Bit-Addierer aus vier Halbaddierern. Aber bei manchen

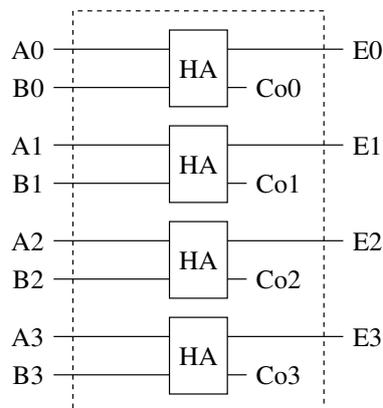


Abbildung 2: 4-Bit-Addierer aus vier Halbaddierern (Entwurf)

Berechnungen gibt es ein Problem:

$$\begin{array}{rcccccl}
 & 0 & 0 & 1 & 0 & \text{Zahl A} \\
 + & 0 & 0 & 1 & 1 & \text{Zahl B} \\
 \hline
 & 0 & 0 & \mathbf{10} & 1 & \text{Ergebnis E} \\
 \hline
 \end{array}$$

Das Ergebnis in der dritten Spalte ist 2; als Dualzahl schreibt man  $10_{(2)}$ , man braucht dort also zwei Stellen. Es entsteht also ein *Übertrag*, den man als weiteren Summand in die nächsthöhere Spalte (also nach rechts) überträgt:

$$\begin{array}{rcccccl}
 & 0 & 0 & 1 & 0 & \text{Zahl A} \\
 + & 0 & 0 & 1 & 1 & \text{Zahl B} \\
 & & & \mathbf{1} & & \text{Übertrag} \\
 \hline
 & 0 & 0 & \mathbf{0} & 1 & \text{Ergebnis E (falsch)} \\
 \hline
 \end{array}$$

Das Ergebnis ist noch falsch, denn hier brauchte man einen 1-Bit-Addierer, der einen dritten Eingang, den Übertrags-Eingang ( $C_i = \text{carry input}$ ) hat. Mit ihm sähe die Rechnung so aus:

$$\begin{array}{rcccccl}
 & 0 & 0 & 1 & 0 & \text{Zahl A} \\
 + & 0 & 0 & 1 & 1 & \text{Zahl B} \\
 & & & \mathbf{1} & & \text{Übertrag} \\
 \hline
 & 0 & 1 & \mathbf{0} & 1 & \text{Ergebnis E (richtig)} \\
 \hline
 \end{array}$$

### 1.3.F.3 1-Bit-Addierer mit Übertrags-Eingang (Volladdierer)

Den 1-Bit-Addierer mit Übertrags-Eingang (also mit drei Eingängen) nennt man *Volladdierer*. Tabelle 2 zeigt die Wahrheitstabelle.

A	B	$C_i$	$C_o$	E	
0	0	0	0	0	$0 + 0 + 0 = 00$
0	0	1	0	1	$0 + 0 + 1 = 01$
0	1	0	0	1	$0 + 1 + 0 = 00$
0	1	1	1	0	$0 + 1 + 1 = 10_{(2)}$
1	0	0	0	1	$1 + 0 + 0 = 01$
1	0	1	1	0	$1 + 0 + 1 = 10_{(2)}$
1	1	0	1	0	$1 + 1 + 0 = 10_{(2)}$
1	1	1	1	1	$1 + 1 + 1 = 11_{(2)}$

Tabelle 2: Wahrheitstabelle des Volladdierers

In Abbildung 3 sieht man eine mögliche Realisierung des Volladdierers. In Abbildung 4 kann man sehen, wie ein Volladdierer aus zwei Halbaddierern gebaut werden kann.

### 1.3.F.4 4-Bit-Addierer, zweite Version

Mit diesen Volladdierern kann nun tatsächlich ein mehrstelliger Addierer aufgebaut werden (Abbildung 5).

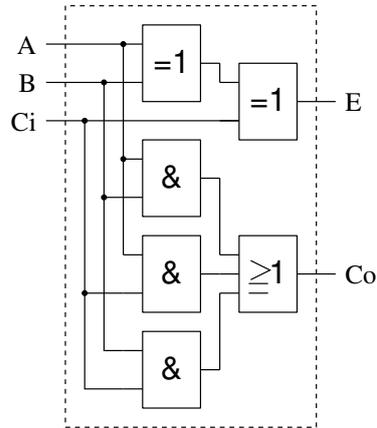


Abbildung 3: Mögliche Realisierung des Volladdierers

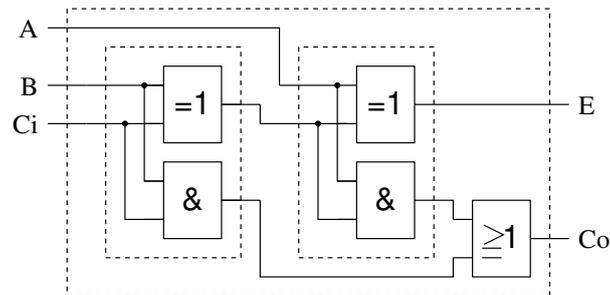


Abbildung 4: Andere Realisierung des Volladdierers

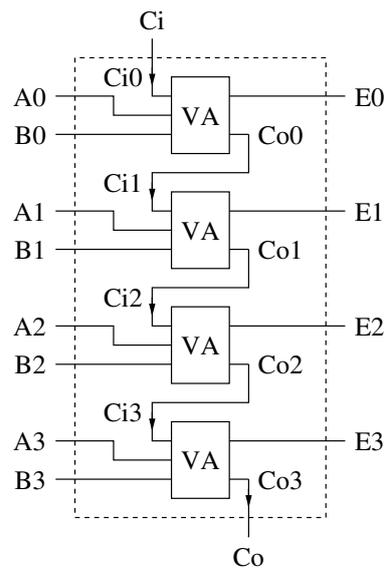


Abbildung 5: 4-Bit-Addierer aus vier Volladdierern